

今回の授業では、前回に続き、デジタル回路の設計法について学ぶ。今回設計するのは、電子サイコロである。

- ・今回設計したい電子サイコロの仕様

図1に示す様な配置の7個のLEDを用いてサイコロの目を表示する、電子サイコロを設計したい。図2に示す様なLEDの点灯パターンで、1~6の目を表示するものとする。押しボタンスイッチを一つ設け、ボタンを押している間は、1~6の目を高速(表示周期1ms以下)でサイクリック(循環的)に表示し、ボタンを離したら、離れた瞬間に表示していた目を表示し続けるものとする。LEDの点灯制御は、74HCシリーズの汎用ロジックICを使って行う。

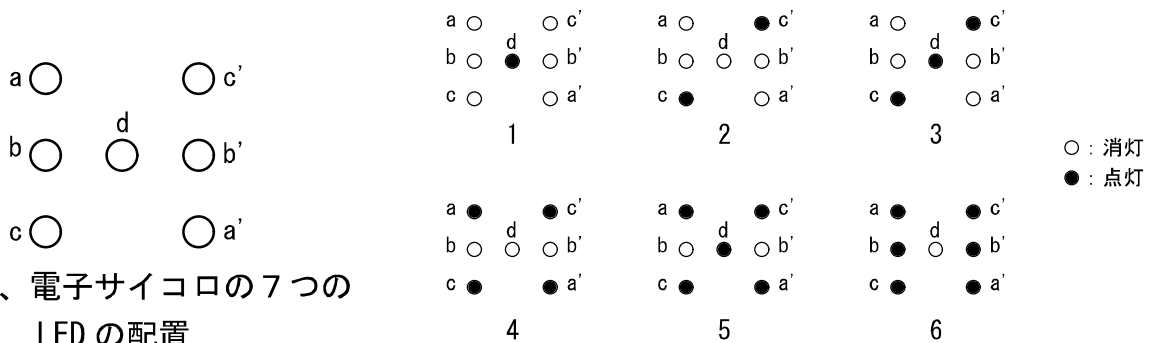


図1、電子サイコロの7つのLEDの配置

図2、LEDの点灯パターン

- ・設計の方針

図3のブロック図に示す様に、クロック発振回路、LED点灯信号発生回路、LEDとその電流制限抵抗から、電子サイコロを構成する事を考える。

クロック発振回路は、表示周期(1の目が表示されてから次に1の目が表示されるまでの時間)の1/6の周期のクロックを発生する。

クロック発振回路から出たクロックは、押しボタンスイッチを通して、LED点灯信号発生回路に供給される。ただし、クロック発振回路からのクロックが供給されるのは、押しボタンスイッチがONの場合のみである。押しボタンスイッチがOFFの場合は、プルダウン抵抗により、LED点灯信号発生回路のク

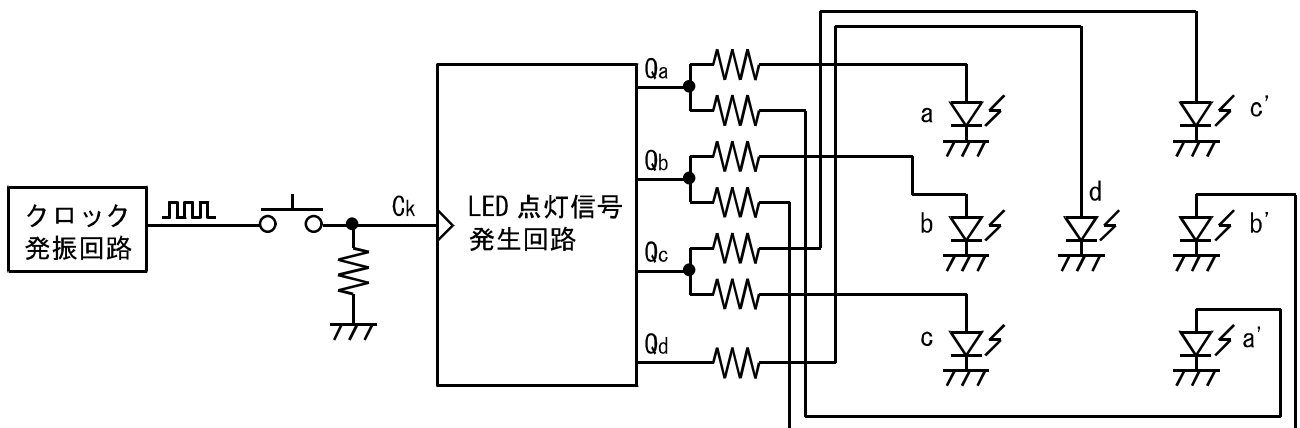


図3、電子サイコロのブロック図

ロック入力端子(C_k)の論理は0に固定される。

LED点灯信号発生回路は、7つのLEDの点灯を制御してサイコロの目を表示する機能と、クロックパルスが入力されたらサイコロの目を1つ進める機能を持つ。押しボタンスイッチがONの時のみクロックが供給されるのであるから、押しボタンスイッチがONの時はサイコロの1~6の目が繰り返し高速に表示され、スイッチがOFFになると、OFFになった瞬間に表示していた目で、表示が止まる。繰り返し周期が1ms以下なので、人間がサイコロの表示を見ながら、特定の目でとめる事は不可能であり、スイッチをOFFにした時に表示されるサイコロの目は、乱数とみなせる。

ところで、図2を見ると分かるように、aのLEDが点灯しているときは、必ずa'のLEDも点灯している。また、aのLEDが点灯していないときは、必ずa'のLEDも点灯していない。このため、aとa'の2つのLEDの点灯信号は共通化できる。この共通化されたLED点灯信号を Q_a とする。

同様の理由で、bとb'およびcとc'のLEDも、点灯信号を共通化でき、それぞれ Q_b 、 Q_c とする。

またdのLEDの点灯信号を Q_d とする。

$Q_a \sim Q_c$ の信号にはLEDが2つずつつながっており、 Q_d の信号にはLEDが1つつながっている。 $Q_a \sim Q_d$ の信号線が1になると、対応するLEDが点灯し、0になると、対応するLEDが点灯しないように、LEDと電流制限抵抗が配線されている。

今回の設計では、図3のクロック発振回路とLED点灯信号発生回路を74HCシリーズのICを使って設計する。これらの設計について、以下に順に説明する。

・クロック発振回路

クロック発振回路には、図4に示す、CMOSのNOT回路を利用したCR発振器を使う事にする。この発振器の発振周期 T は、次の式で与えられる。

$$T = 2.2R_1C \dots (1)$$

$R_1=22[k\Omega]$ 、 $C=1000[pF]$ の場合、 T を計算すると $48.4[\mu s]$ となる。この6倍の $290.4[\mu s]$ がサイコロの表示周期になるので、1ms以内に収まっている。

なお、式(1)には R_2 が出てこないが、 $R_2 > R_1$ としておけば、 R_2 が発振周期 T にはあまり影響しないためである。

図4の回路がどのような原理で発振しているかや、式(1)が成立する理由を考えるには、アナログ回路の知識が必要となり、この講義の範疇を超えるので、説明は省略する。

・LED点灯信号発生回路

$Q_a \sim Q_d$ の値を、それぞれ1つのD-FF

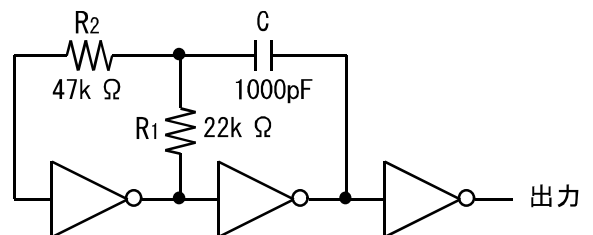


図4、CMOSのNOT回路を利用したCR発振器

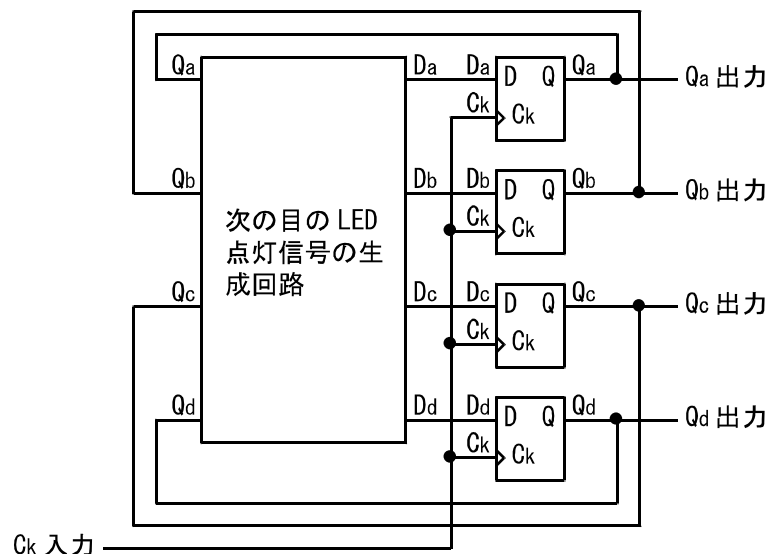


図5、LED点灯信号発生回路のブロック図

で記憶する事にすると、合計4つのD-FFが必要になる。

図5の様に、4つのD-FFと、次の目のLED点灯信号の生成回路を組み合わせれば、LED点灯信号発生回路が実現できると考えられる。

次の目のLED点灯信号の生成回路は、現在の目のLED点灯信号 $Q_a \sim Q_d$ をD-FFから受け取り、それらを元に、次の目の点灯信号 $D_a \sim D_d$ を生成する、組み合わせ回路である。

$D_a \sim D_d$ をD-FFのD端子に入力しておく、クロックが0から1に立ち上がる時に、D-FFがそれらを取り込んで、 $Q_a \sim Q_d$ に出力されるサイコロの目を1つ進める。

図2を元に、表示するサイコロの目と、 $Q_a \sim Q_d$ の値の関係を表にすると、表1の様になる。

表1、サイコロの目とLED点灯信号の関係

サイコロの目	Q_a	Q_b	Q_c	Q_d	サイコロの目	Q_a	Q_b	Q_c	Q_d
1	0	0	0	1	4	1	0	1	0
2	0	0	1	0	5	1	0	1	1
3	0	0	1	1	6	1	1	1	0

表1より、次の目のLED点灯信号の生成回路の真理値表を作成すると、表2の様になる。

表2、次の目のLED点灯信号の生成回路の真理値表(出力にXを含む)

Q_a	Q_b	Q_c	Q_d	D_a	D_b	D_c	D_d	現在の目	Q_a	Q_b	Q_c	Q_d	D_a	D_b	D_c	D_d	現在の目
0	0	0	0	X	X	X	X	無効	1	0	0	0	X	X	X	X	無効
0	0	0	1	0	0	1	0	1	1	0	0	1	X	X	X	X	無効
0	0	1	0	0	0	1	1	2	1	0	1	0	1	0	1	1	4
0	0	1	1	1	0	1	0	3	1	0	1	1	1	1	1	0	5
0	1	0	0	X	X	X	X	無効	1	1	0	0	X	X	X	X	無効
0	1	0	1	X	X	X	X	無効	1	1	0	1	X	X	X	X	無効
0	1	1	0	X	X	X	X	無効	1	1	1	0	0	0	0	1	6
0	1	1	1	X	X	X	X	無効	1	1	1	1	X	X	X	X	無効

X:don't care

表2において、入力 $Q_a \sim Q_d$ が0000や0100など、表1に含まれていないパターンになると、LEDがサイコロの目の形に点灯しないため、無効な入力となる。こういった無効な入力パターンについては、現在の目の欄に「無効」と書いておいた。

もし、無効な入力絶対に入ってこないなら、無効な入力に対する出力は、 $D_a \sim D_d$ までの全てのビットについて、0でも1でも良い。そのため、無効な入力に対する出力は、表2ではX(0でも1でも良い事を表す記号)と書いた。

表2を元に、出力 $D_a \sim D_d$ のカルノー図を書くと、それぞれ次のページの図6~図9の様になる。

これらのカルノー図を元に、次の目のLED点灯信号の生成回路のブール式を作るわけであるが、次のようなルールに従って、カルノー図中の1を長方形の枠で囲む事により、ブール式を作る。

Qc Qd \ Qa Qb	0 0	0 1	1 1	1 0
0 0	X	0	1	0
0 1	X	X	X	X
1 1	X	X	X	0
1 0	X	X	1	1

$Q_a \cdot \overline{Q_b}$

図 6、 D_a のカルノー図

Qc Qd \ Qa Qb	0 0	0 1	1 1	1 0
0 0	X	0	0	0
0 1	X	X	X	X
1 1	X	X	X	0
1 0	X	X	1	0

$Q_a \cdot Q_d$

図 7、 D_b のカルノー図

Qc Qd \ Qa Qb	0 0	0 1	1 1	1 0
0 0	X	1	1	1
0 1	X	X	X	X
1 1	X	X	X	0
1 0	X	X	1	1

$\overline{Q_b}$

図 8、 D_c のカルノー図

Qc Qd \ Qa Qb	0 0	0 1	1 1	1 0
0 0	X	0	0	1
0 1	X	X	X	X
1 1	X	X	X	1
1 0	X	X	0	1

$\overline{Q_d}$

図 9、 D_d のカルノー図

1. 全ての 1 が長方形内に入り、かつ全ての 0 が長方形内に入らないように、単数または複数の長方形の枠で 1 を囲む。ただし、X は 0 になっても 1 になっても良いのであるから、長方形内にあっても長方形外にあっても良い。
2. 複数の長方形に重複して囲まれるマスがあっても良い。(図 6 の長方形の作り方を参照)
3. 長方形の縦および横のマスの数は、1、2、4、のいずれかにする。
4. カルノー図の上端と下端はつながっているものとして長方形を書く。(図 8 の長方形の作り方を参照) 同様に、カルノー図の左端と右端はつながっているものとして長方形を書く(図 9 の長方形の作り方を参照)
5. より単純なブール式を得るためには、より大きく、より少ない数の長方形を書くようにする。

図 6 をみると、図中の 1 は、幅 1、高さ 4 の縦長の長方形と、幅 4、高さ 1 の横長の長方形の、合計 2 個の長方形の領域で囲める事が分かる。縦長の長方形は $Q_c \cdot Q_d$ が 1 になる領域を、横長の長方形は $Q_a \cdot \overline{Q_b}$ が 1 になる領域を表しているので、 D_a はそれらの論理和(OR)として、次のようなブール式で得られる。

$$D_a = Q_c \cdot Q_d + Q_a \cdot \overline{Q_b} \cdots (2)$$

同様の方法で、図 7~図 9 より、 $D_b \sim D_d$ を求めるブール式を作ると、次のようになる。

$$D_b = Q_a \cdot Q_d \cdots (3)$$

$$D_c = \overline{Q_b} \cdots (4)$$

$$D_d = \overline{Q_d} \cdots (5)$$

式(2)~(5)より、次の目の LED 点灯信号の生成回路のブール式が得られたので、これらを回路図に変換すると、図

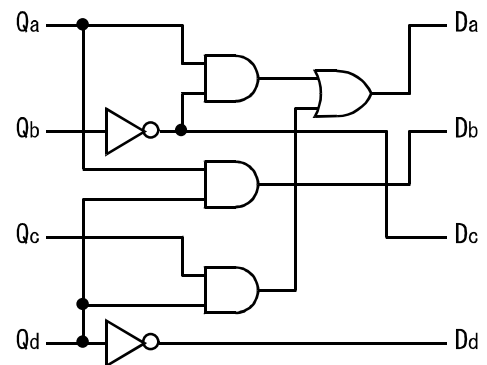


図 10、式 (2) ~ (5) より求めた次の目の LED 点灯信号の生成回路

10 の様になる。

・状態遷移図の確認

これで、ほぼ電子サイコロが設計できたが、ここで一つ確認しなければならない事がある。表 2 の真理値表を書いた際に、無効な入力のパターンが絶対に入らないものと仮定して、無効な入力パターンに対する出力は X としたが、電源投入時に、D-FF の出力は不定になるので、実際には無効パターンの入力がありうるということである。そこで、任意の入力パターンに対して、図 10 の回路がどのように振舞うかを検証する必要がある。

表 3、図 10 の回路の真理値表

Q_a	Q_b	Q_c	Q_d	D_a	D_b	D_c	D_d	現在の目	Q_a	Q_b	Q_c	Q_d	D_a	D_b	D_c	D_d	現在の目
0	0	0	0	0	0	1	1	無効	1	0	0	0	1	0	1	1	無効
0	0	0	1	0	0	1	0	1	1	0	0	1	1	1	1	0	無効
0	0	1	0	0	0	1	1	2	1	0	1	0	1	0	1	1	4
0	0	1	1	1	0	1	0	3	1	0	1	1	1	1	1	0	5
0	1	0	0	0	0	0	1	無効	1	1	0	0	0	0	0	1	無効
0	1	0	1	0	0	0	0	無効	1	1	0	1	0	1	0	0	無効
0	1	1	0	0	0	0	1	無効	1	1	1	0	0	0	0	1	6
0	1	1	1	1	0	0	0	無効	1	1	1	1	1	1	0	0	無効

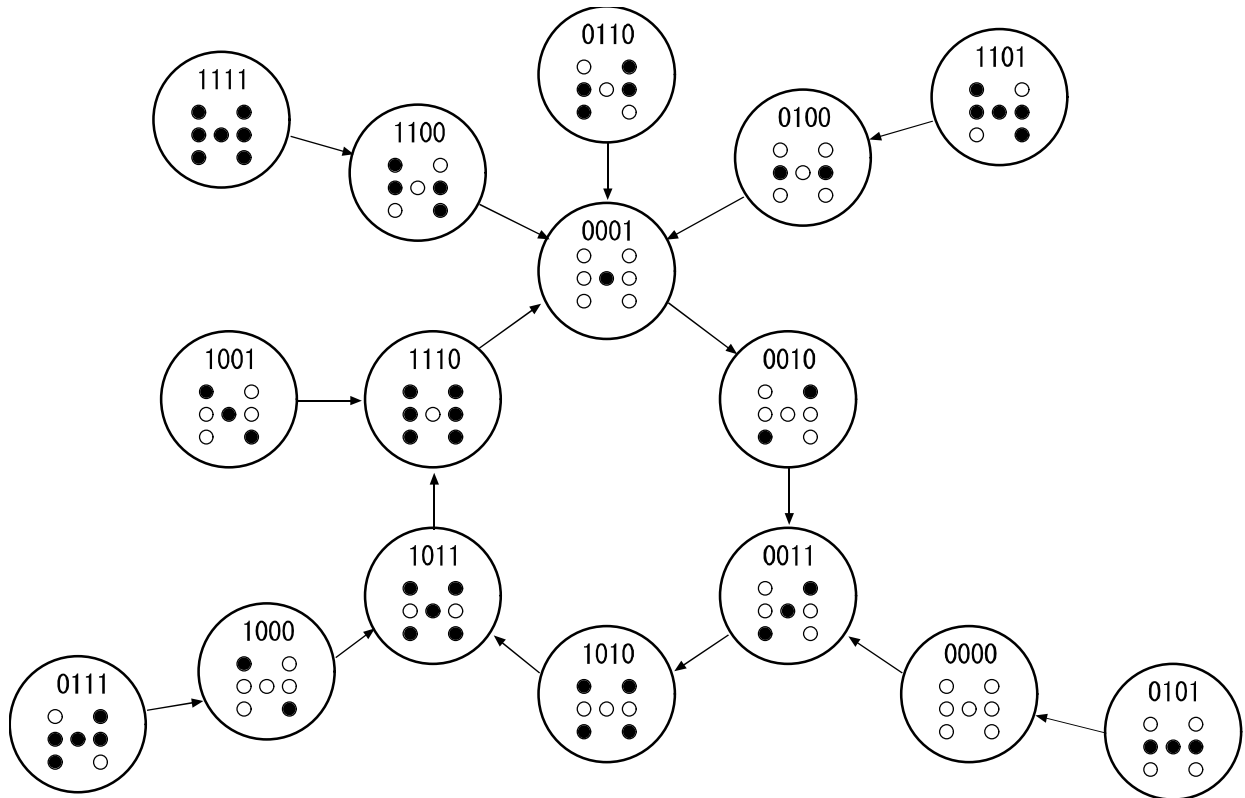


図 11、設計した電子サイコロの状態遷移図

4 桁の 2 進数は、 $Q_a \sim Q_d$ の出力を表す。分かりやすいように、LED の点灯パターンも下に書いておいた。クロックパルスが立ち上がるたびに、状態は矢印の方向に一つ進む。

図 10 の回路の真理値表は、表 3 の様になる。表 2 の真理値表の X だった部分が、0 または 1 に確定している事が、2 つの真理値表を比べると分かる。

表 3 を使うと、図 10 に示す回路を図 5 の回路に組み込んだ場合、クロックの入力ごとに $Q_a \sim Q_d$ の出力がどのように変化していくかを調べる事ができる。その変化の様子を直感的に把握できるようにした図が図 11 である。この様な図を状態遷移図と呼ぶ。

図 11 を見ると、初期状態で仮に 1~6 の目以外の状態になっていても、2 クロック以内に、1~6 の目のどれかになる事が分かる。よって、電源投入直後は、LED が 1~6 の目以外の異常な表示状態になっている可能性はあるが、サイコロを振る押しボタンスイッチを押すと、速やかに正常なサイコロの目の表示になる事が分かる。

今回はたまたま図 11 の様に、どの初期状態から出発しても正常な状態(1~6 の目)に進む状態遷移図が得られたが、場合によっては、正常な状態に永遠に遷移しない初期状態が存在する場合がある。その場合の対処法は 2 つ考えられる。

一つの対処法は、図 6~図 9 で長方形の枠で 1 を囲む際に、枠の取り方を変えてみる方法である。枠の取り方を変えると図 10 とは異なった回路が得られるが、それらの中には必ず任意の初期状態から正常な状態に進む状態遷移図が得られる回路が含まれている。枠の取り方を変えてみて、状態遷移図を作成し、任意の初期値が正常な状態に進む状態遷移図が得られるまで、繰り返し試してみると良い。

もう一つの対処法は、D-FF を初期化する回路を設ける事である。サイコロを振る押しボタンスイッチ以外に、リセットボタンも設け、それを押すと、1~6 のいずれかの目に D-FF の出力が初期化されるような回路を付加する。

・回路の最適化

以上で、図 10 の回路を用いれば、初期状態がどうであれ、正常にサイコロとして機能することが確かめられたが、さらに回路を簡略化できないか、少し考えてみる。

図 10 の回路では、AND 回路 3 個、OR 回路 1 個、NOT 回路 2 個を使った。他にも D-FF 4 個と、NOT 回路 3 個(図 4 の発振器用)必要である事を考え合わせると、電子サイコロ全体では、AND 回路 3 個、OR 回路 1 個、NOT 回路 5 個、D-FF 4 個が必要となる。

AND 回路は 74HC08(AND 回路 4 個入り)、OR 回路は 74HC32(OR 回路 4 個入り)、NOT 回路は 74HC04(NOT 回路 6 個入り)、D-FF は 74HC174(D-FF 6 個入り)を使う事にすると、全体で 4 個の汎用ロジック IC を使う事になる。この IC を 3 個に減らせないか考えてみる。

特に OR 回路は、IC の中に入っている 4 個の OR 回路のうち 1 個しか使わない事になるので、無駄が多い。そこで、ド・モルガンの法則をもちいて OR 回路をなくす事を考える。

5 月 1 日の講義の復習になるが、ド・モルガンの法則の 2 つの公式の内、1 つが次の式である。

$$\overline{a + b} = \bar{a} \cdot \bar{b} \cdots (6)$$

この式の両辺の否定を取る事により、次の式が得られる。

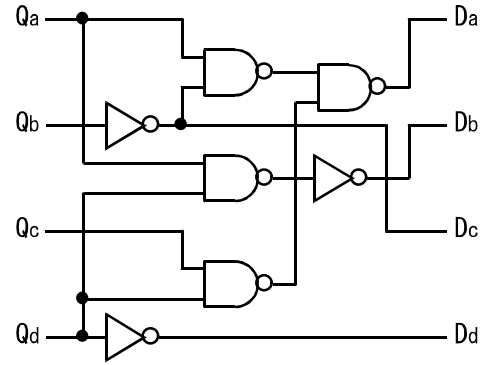
$$a + b = \overline{\bar{a} \cdot \bar{b}} \cdots (6)'$$

この式(6)'を用いると、式(2)は次の用に変形でき、論理和(OR)をなくす事ができる。

$$D_a = Q_c \cdot Q_d + Q_a \cdot \overline{Q_b} = \overline{\overline{Q_c \cdot Q_d \cdot Q_a \cdot Q_b}} \dots (2)'$$

また、式(3)の右辺を2回否定すると、次の式が得られる。

$$D_b = Q_a \cdot Q_d = \overline{\overline{Q_a \cdot Q_d}} \dots (3)'$$



式(2)'、式(3)'、式(4)、および式(5)を用いて、図10の回路を書き換えると、図12の様な回路図になる。

図12、式(2)'、式(3)'、式(4)、式(5)より求めた次の目のLED点灯信号の生成回路

図12の回路はNAND回路4個とNOT回路3個で出来ている。電子サイコロ全体では、NAND回路4個、NOT回路6個、D-FF4個必要な事がわかる。NAND回路に74HC00(NAND回路4個入り)を使う事にすると、3個の汎用ロジックICで構成できる事が分かる。この様に、図10の回路を使う場合から、ICを1個削減できた。

以上をまとめて、電子サイコロ全体の回路図を書くと、図13の様になる。

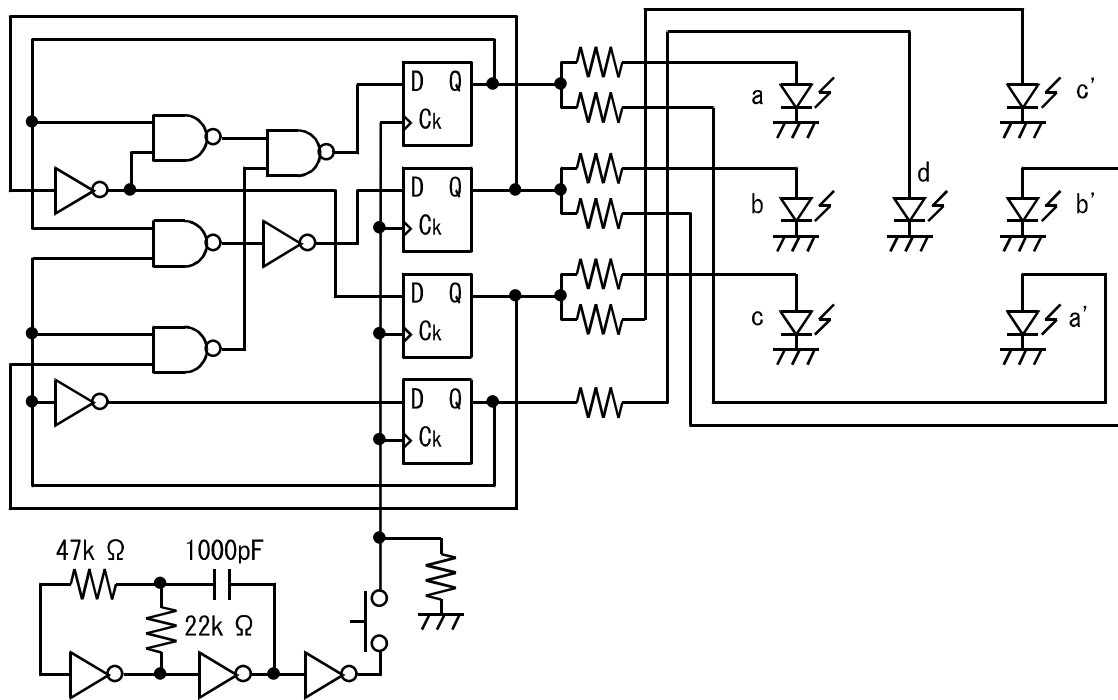


図13、設計した電子サイコロの回路図

図13に電池ホルダや、電源スイッチ、電源のパスコン(バイパスコンデンサ)、などを追加し、抵抗値を決めたり、ICの未使用ピンの処理を書き加えたりした回路図を図14に示す。また、組み立てた電子サイコロの写真を図15に示す。

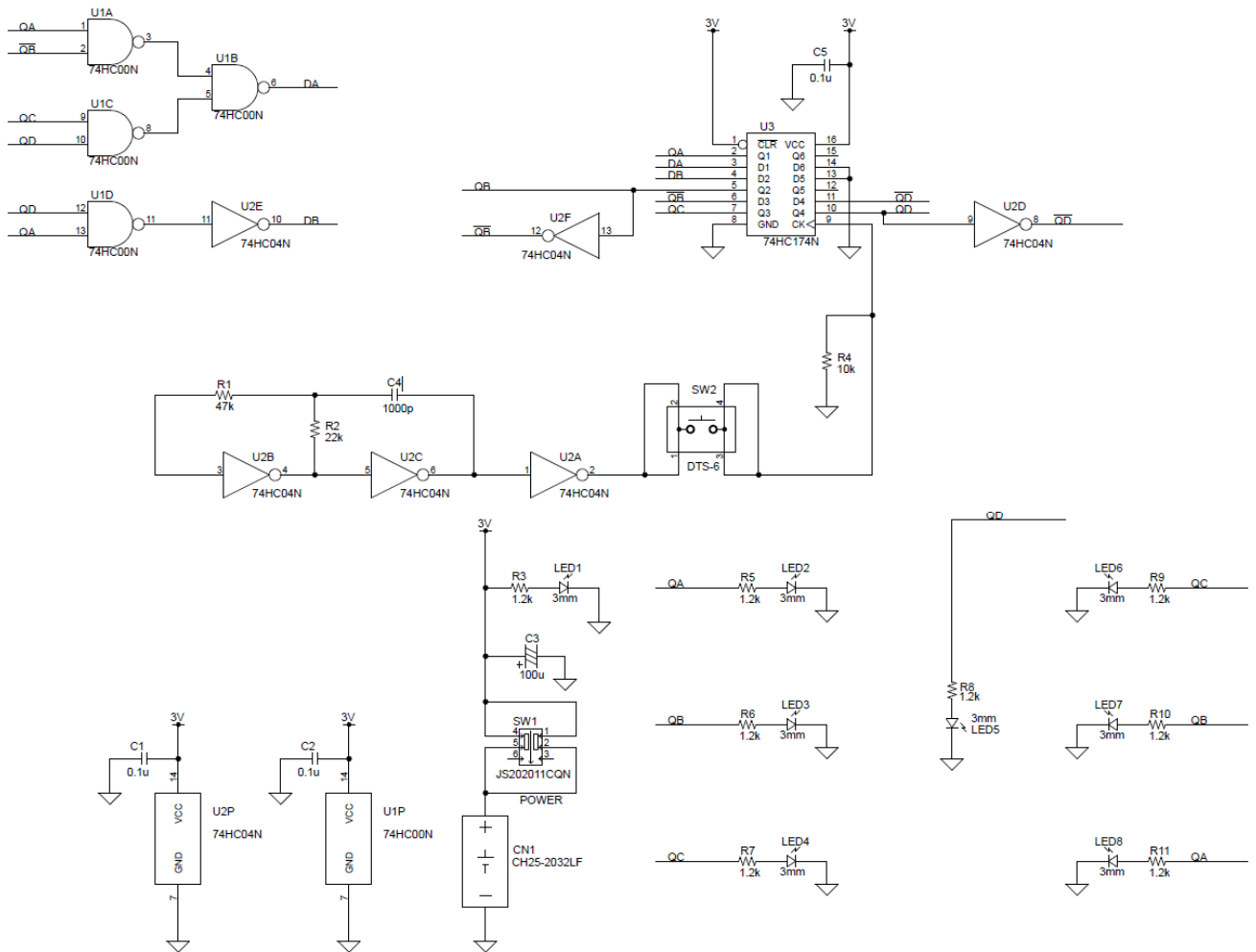


図14、電池ホルダなどを書き加えた電子サイコロの回路図

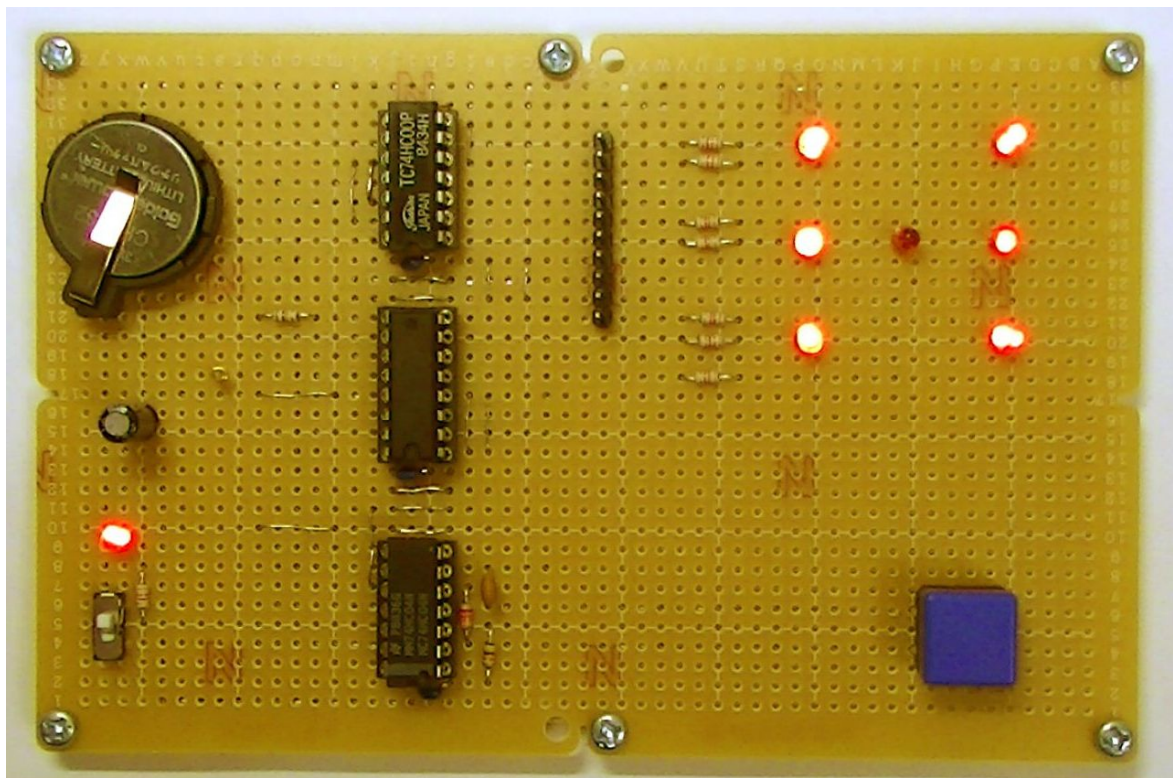


図15、組み立てた電子サイコロの写真